

# ИССЛЕДОВАНИЕ ПАРАМЕТРОВ СТРАТЕГИИ АВТОТРАССИРОВКИ В СРЕДЕ ALTIUM DESIGNER

Иванов И.В.

*Томский политехнический университет*

*Томск, Россия*

Трассировка электрических соединений является сложной многофакторной задачей проектирования электронной аппаратуры. Современные САПР электронной аппаратуры обладают широкими возможностями по трассировке печатных плат (ПП) с учетом различных требований, однако проблема поиска оптимальной стратегии трассировки в настоящее время исследована слабо. Как показывает практика, при одних и тех же заданных ограничениях на параметры ПП выбор стратегии трассировки ощутимо влияет на конечный результат. В литературе, посвященной проектированию электронной аппаратуры в современных САПР, приводится мало информации по данной проблеме. Методика поиска оптимальной стратегии трассировки в современных автотрассировщиках требует дополнительных исследований [1].

В состав одной из популярных САПР электронной аппаратуры, Altium Designer, включена программа автоматической трассировки Situs. Официальная документация к данной программе очень скудна, и содержит лишь общие рекомендации по выбору параметров стратегии трассировки. В среде Altium Designer есть несколько стандартных стратегий, подходящих для разных случаев. Как будет показано далее, ни один из этих примеров не является оптимальным для любого случая.

В данном исследовании рассмотрены следующие настройки стратегии трассировки:

- количество переходных отверстий;
- ортогональный/неортогональный режим трассировки;
- проходы автотрассировщика.

Пользователь составляет стратегию из т.н. проходов трассировки (Route Passes). Каждая разновидность прохода – это набор действий, реализуемых по определенному алгоритму с использованием определенных критериев оптимизации. Всего существует 14 видов проходов: Adjacent memory, Clean pad entries, Completion, Fan out signal, Fan out to plane, Globally optimized main, Hug, Layer Patterns, Main, Memory, Multilayer main, Recorner, Straighten, Spread [2].

По выполняемым операциям проходы трассировщика можно разбить на три группы:

*1 группа: частичная, или предварительная трассировка*

Проходы данной группы выбирают связи для трассировки по определенным критериям. Связи, которые не подпадают под эти критерии, не трассируются. К данной группе относятся проходы Adjacent memory, Clean pad entries, Fan out signal, Fan out to plane, Layer Patterns, Memory.

*2 группа: полная трассировка*

Данная группа проходов осуществляет разводку всех связей. К ним относятся: Completion, Globally optimized main, Main, Multilayer main.

*3 группа: окончательная доводка*

Проходы данной группы не осуществляют трассировку, а изменяют конфигурацию ранее проложенных проводников. Это проходы Hug, Recorner, Straighten, Spread.

В общем случае стратегия трассировки должна включать в себя проходы 1-ой, 2-ой и 3-й групп. Последовательность перечисления проходов оказывает влияние на трассировку. Для большинства печатных плат стратегия трассировки должна включать в себя как минимум 1 проход 2-ой группы, если на данном этапе необходимо развести все связи ПП.

Далее описаны эксперименты, которые были поставлены с целью выявления влияния параметров стратегии трассировки на ее результат. Все эксперименты проводились на одном эскизе ПП прямоугольной формы. На плате размещены 11 корпусов типа DIP14, и 1 корпус DIP16. Количество электрических цепей - 61. Правила проектирования (ширина проводников, конфигурация переходных отверстий и зазоры) одинаковы для всех экспериментов.

Сравнение результатов осуществлялось по следующим критериям:

- количество переходных отверстий (ПО);
- суммарная длина проводников (СДП).

В табл. 1 приведено описание результатов трассировки для каждого эксперимента. Проходы автотрассировки, указанные в столбце «Стратегия», перечислены в той же последовательности, в которой они были размещены в стратегии данного эксперимента.

В экспериментах №№ 1-20 настройка «Количество переходных отверстий» была установлена в максимальное положение, а в экспериментах №№ 21-40 - в минимальное положение. Для всех экспериментов был установлен неортогональный режим трассировки.

Проанализируем результаты экспериментов.

*1. Влияние проходов, относящейся ко 2-й группе, на трассировку*

Рассмотрим результаты экспериментов №1, 6, 11, 16. В этих экспериментах стратегия составлена из единственного прохода, который относится ко 2-й группе. По обоим критериям качества трассировки наилучшим является результат №16, наихудшим - №6. При

этом наилучший и наихудший варианты отличаются друг от друга по суммарной длине проводников – на 14%, по количеству ПО – на 59%.

Табл. 1. Результаты экспериментов

Стратегия	Эксперименты 1 серии			Эксперименты 2 серии		
	№ эксп.	СДП	Кол-во ПО	№ эксп.	СДП	Кол-во ПО
Completion	1	2815,217	27	21	2874,965	10
Completion, Hug	2	2773,476	27	22	2820,511	10
Completion, Recorner	3	2815,217	27	23	2874,965	10
Completion, Spread	4	2799,977	27	24	2870,413	10
Completion, Straighten	5	2794,311	27	25	2852,452	10
Globally optimized main	6	3002,165	37	26	3208,592	11
Globally optimized main, Hug	7	3002,165	37	27	3208,606	11
Globally optimized main, Recorner	8	2832,778	37	28	3029,179	11
Globally optimized main, Spread	9	2803,618	37	29	2997,075	11
Globally optimized main, Straighten	10	2765,371	37	30	2950,721	11
Main	11	2672,727	26	31	2719,881	5
Main, Hug	12	2636,539	26	32	2677,575	5
Main, Recorner	13	2672,727	26	33	2719,881	5
Main, Spread	14	2669,725	26	34	2718,524	5
Main, Straighten	15	2663,143	26	35	2712,171	5
Multilayer main	16	2583,861	15	36	2719,877	6
Multilayer main, Hug	17	2545,689	15	37	2670,752	6
Multilayer main, Recorner	18	2583,861	15	38	2719,877	6
Multilayer main, Spread	19	2581,196	15	39	2718,81	6
Multilayer main, Straighten	20	2570,865	15	40	2699,611	6

### 2. Влияние сочетаний проходов 2-ой и 3-й группы на трассировку

В целом, результаты экспериментов показывают, что добавление прохода 3-й группы в стратегию трассировки улучшает результат. Данное улучшение является незначительным, т.к. отличия между трассировкой без прохода 3-й группы и трассировкой с его добавлением (например, эксперименты №№ 1-5) наблюдаются только по критерию суммарной длины проводников, количество переходных отверстий не меняется.

### 3. Влияние настройки «Количество переходных отверстий»

Сравнивая попарно результаты экспериментов с различным значением параметра «Количество переходных отверстий» (например, №1 и №21, №2 и №22, и т.д.), можно сделать вывод о том, что изменение данного параметра стратегии значительно влияет на количество переходных отверстий, при этом незначительно изменяя суммарную длину

проводников ПП. Например, в эксперименте №26, по сравнению с №6, длина увеличилась на 6%, а количество ПО уменьшилось на 70%.

В заключение приведены результаты сравнения стандартных стратегий трассировки, предлагаемых фирмой Altium, с лучшей стратегией, которая была получена в ходе экспериментов (стратегия №37). В табл. 2. представлены результаты трассировки.

Табл. 2. Сравнение различных стратегий

Стратегия	СДП	Кол-во ПО
Via Miser	3035,389	9
General orthogonal	2896,303	23
Default multilayer board	2950,073	40
Default 2 layer board with edge connectors	3094,662	45
Default 2 layer board	2958,982	48
Стратегия № 37	2670,752	6

Как видно из табл. 2, стратегия №37 превосходит результат применения любой стандартной стратегии трассировки.

Результаты экспериментов наглядно показывают, что настройки автотрассировщика Situs могут значительно влиять на результат трассировки. Стандартные стратегии трассировки ПП не могут быть оптимальными для любого случая. Это значит, что правильный выбор стратегии трассировки для конкретной ПП в самом начале конструкторского проектирования может значительно ускорить этот процесс.

Приведенные результаты экспериментов по исследованию параметров стратегии трассировки в среде Altium Designer затрагивают малую часть вопросов, связанных с автотрассировкой. Для того, чтобы добиться наиболее полного использования возможностей современных САПР электронной аппаратуры, необходимо продолжать исследования в данном направлении.

#### СПИСОК ЛИТЕРАТУРЫ

1. Кутявина С.К., Кошелева С.Ю., Жердев А.А. Оптимизация проектирования печатных плат в среде САПР P-CAD 2001 с учетом конструкторской сложности электронных схем // Современные средства и системы автоматизации: Труды IV научно-практической конференции. – Томск, ТУСУР, 2004. – С. 124–128.
2. Суходольский В.Ю. Сквозное проектирование функциональных узлов РЭС на печатных платах в САПР Altium Designer 6. Часть 1.: Учебное пособие. - СПб.: Изд-во СПбГЭТУ “ЛЭТИ”, 2008.