

СИСТОЛИЧЕСКАЯ МАТРИЦА ДЛЯ ЦИФРОВОЙ ФИЛЬТРАЦИИ В МОДУЛЯРНОЙ АРИФМЕТИКЕ.

Калмыков И.А., Тимошенко Л.И.

Ставропольский военный институт связи Ракетных войск,
г. Ставрополь, Россия

В современных условиях цифровая обработка сигналов (ЦОС) занимает основное положение в системах передачи и обработки информации. Использование методов цифровой обработки сигналов позволяет относительно легко обеспечить высокую помехоустойчивость систем обработки данных, необходимую точность и разрешающую способность, простое сопряжение подсистем обработки, стабильность параметров тракта обработки информации и ряд других преимуществ [1,2]. При этом эффективность работы системы ЦОС, ее производительность, надежность, габаритные размеры и потребляемая мощность тесно связаны с требуемой точностью вычислений, которая определяется форматами используемых данных, диапазоном частот входных сигналов, объемами обрабатываемой информации и особенно алгоритмом ЦОС, т. е. математической моделью ЦОС. Применение новых математических моделей реализации ортогональных преобразований в полиномиальной системе классов вычетов (ПСКВ) позволит не только повысить скорость и точность обработки сигналов, но и обеспечить отказоустойчивость вычислительного устройства ЦОС.

Систолическая матрица для ЦОС модулярной арифметике ПСКВ использует механизм обнаружения и коррекции ошибок на фоне вычислений. Вычисления ведутся по 7 взаимно простым основаниям с рабочими модулями $[p_1(z), p_2(z), p_3(z), p_4(z), p_5(z)]$ и контрольными $[p_6(z), p_7(z)]$, где $p_1(z) = z + 1$, $p_2(z) = z^5 + z^3 + 1$, $p_3(z) = z^5 + z^4 + z^2 + z + 1$, $p_4(z) = z^5 + z^4 + z^3 + z + 1$, $p_5(z) = z^5 + z^4 + z^3 + z^2 + 1$, при этом обеспечивается динамический диапазон 21 бит. В качестве контрольных выбраны два модуля $p_6(z) = z^5 + z^2 + 1$, $p_7(z) = z^5 + z^3 + z^2 + z + 1$.

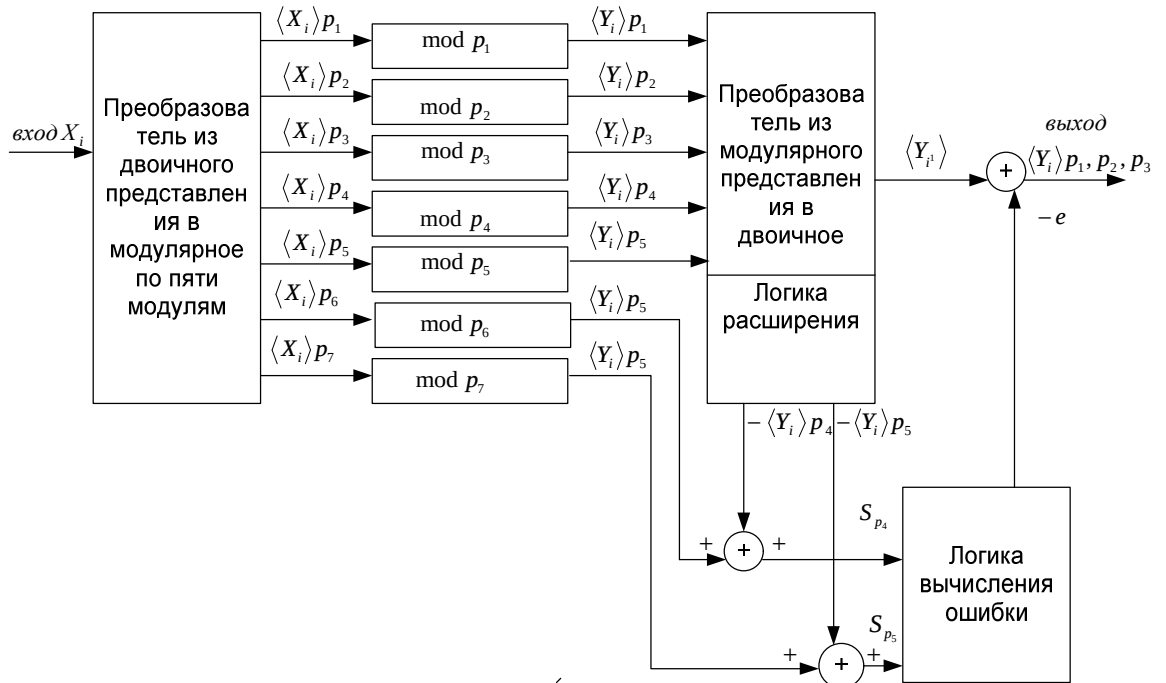


Рисунок. 1 - Фильтр на основе систолической матрицы с цепями обнаружения и коррекции ошибок.

Систолические принципы организации вычислений в модулярной арифметике с взаимно простыми основаниями позволяют разбить всю задачу на элементарные простые подзадачи, которые могут выполняться на одинаковых процессорах простой структуры, каждый из которых связан только с ближайшими соседями, что упрощает разработку внешних связей и контроля, снижает задержки сигналов и облегчает проблемы, связанные с перекосом синхроимпульсов.

На входе систолической матрицы с цепями обнаружения и коррекции ошибок на фоне вычислений включен преобразователь, конвертирующий двоичное представление в пять последовательностей остатков и выходной интерфейс для преобразования пяти обработанных помодульных последовательностей в двоичное представление. Систолические принципы организации вычислительного процесса предполагают множество вариантов обработки. В данном варианте выбрана модель, в которой частичные результаты остаются в ячейках матрицы, а данные и веса «прокачиваются» через матрицу в различных направлениях, причем веса сдвигаются быстрее.

Каждая ячейка систолической матрицы является независимым процессорным элементом. Столбец из пяти ячеек (по количеству модулей системы) составляет процессорный блок, выходы которого выдают обработанную информацию в выходной конвертор. После полного окончания вычислений каждая ячейка выдает результаты в один из нескольких выходных регистров, через которые выходные данные поступают непосредственно в выходной преобразователь систем счисления. Выходной конвертор получает пять немодифицированных остатков одновременно и преобразует их в соответствующие двоичные эквиваленты.

Коррекция ошибок вычислений происходит следующим образом. Ошибки могут происходить в любой индивидуальной ячейке или при передаче данных между ячейками. Большинство ошибок, могущих возникнуть внутри ячейки, влияют только на выход одного из каналов. Данная реализация процессора устойчива к ошибкам и решает много проблем, связанных с получением безошибочного результата в процессорных ячейках. Путь данных в процессоре не адресуется, что исключает появление ошибок в других каналах при ошибке в одном.

Свойства модулярного представления таковы, что два канала в вычислительной модели могут быть выполнены избыточными, что будет означать тройную эффективную избыточность. Достаточным условием для двух избыточных модулей является то, что они взаимно просты между собой и между неизбыточными модулями и больше, чем неизбыточные модули. Со способностью корректировать некоторые одиночные ошибки в остатках система становится устойчивой к некоторым видам ошибок ячеек, например, при одной неисправной ячейке в блоке корректирующие модели могут включать ячейки из некоторой комбинации каналов.

Способность данной систолической матрицы корректировать ошибки выгодно отличает ее от других видов систолических матриц, которые работают по принципу передачи частных результатов в другие ячейки и в которых коррекция ошибок затруднена.

Для обеспечения возможности корректировать ошибки приходится вводить два избыточных канала. Избыточными являются каналы по модулям $p_4(z)$, $p_5(z)$. По ним формируются синдромы ошибок, которые показывают значение ошибки и номер ошибочного канала. Выходная логическая схема вычитает значение синдрома из значения ошибочного канала. В итоге выходная информация всегда истинна, даже при выходе из строя нескольких вычислительных ячеек в разных каналах. На этой архитектуре был реализован цифровой фильтр с конечной импульсной характеристикой. Такой принцип коррекции ошибок желателен для всех систем модулярной арифметики.

Литература

1. Элементы компьютерной математики и нейроинформатики /Червяков Н.И., Калмыков И.А., Галкина В.А., Щелкунова Ю.О., Шилов А.А.; Под ред. Н.И. Червякова. – М.: Физматлит, 2003. – 216 с.
2. Калмыков И.А. Математические модели нейросетевых отказоустойчивых вычислительных средств, функционирующих в полиномиальной системе классов вычетов/Под ред. Н.И. Червякова – М: Физматлит, 2005.-276 с.

Фамилия, имя, отчество	Калмыков Игорь Анатольевич
Ученая степень, звание	Д.т.н., доцент
Учреждение, должность	Ставропольский военный институт Ракетных войск, г. Ставрополь, Россия, Заместитель начальника кафедры «Информатики и информационных технологий в системах управления»
Адрес	355040 г. Ставрополь, Шпаковская, д. 92/1 кв. 28
E-mail	kia762@yandex.ru
Название доклада	Систолическая матрица для цифровой фильтрации в модулярной арифметике
Название конференции	Новые технологии, инновации, изобретения.
Оплата целевого взноса участника конференции (сумма, номер платежного документа, дата оплаты)	Квитанция № от

Фамилия, имя, отчество	Тимошенко Леонид Иванович
Ученая степень, звание	
Учреждение, должность	Ставропольский военный институт связи Ракетных войск, г. Ставрополь, Россия, Преподаватель кафедры «Информатики и информационных технологий в системах управления»
Адрес	г. Ставрополь, ул. Макарова д.16, кв. 154 тел. 39-60-84
E-mail	kia762@yandex.ru
Название доклада	Систолическая матрица для цифровой фильтрации в модулярной арифметике
Название конференции	Новые технологии, инновации, изобретения.
Оплата целевого взноса участника конференции (сумма, номер платежного документа, дата оплаты)	Квитанция № от